

**СВОЙСТВА ЦИФРОВЫХ РЕГИСТРОВ СДВИГА С ОБРАТНЫМИ СВЯЗЯМИ**

**PROPERTIES OF DIGITAL SHIFT REGISTERS WITH THE FEED-BACKS**

**Аннотация.** В статье рассматриваются свойства регистров сдвига с обратными связями, их применение для создания компактных и простых формирователей двоичных последовательностей, а также использование их в качестве законченных устройств электронной техники.

**Summary.** Properties of shift registers with the feed-backs are considered in the article. Their application for creation of compact and simple shapers of binary sequences and usage as the complete devices of electronic technique are given.

В настоящее время в связи с переходом на цифровые способы передачи и обработки информации, возникает проблема формирования эталонных или с заданными свойствами цифровых потоков для анализа работы узлов цифровых систем.

Анализ последних исследований [1, 2] показывает, что существуют различные схемные решения на основе регистра сдвига для формирования необходимых двоичных последовательностей.

Однако свойства самих регистров сдвига в литературе не рассмотрены.

Таким образом, целью статьи является рассмотрение и выявление свойств регистров сдвига с различными обратными связями для последующего применения в устройствах цифровой техники.

Цифровые регистры сдвига (РС) представляют собой [3] цепочки триггеров соединённые последовательно так, что информационный вход последующего триггера подключён к информационному выходу предыдущего, а тактовые входы всех триггеров регистра объединены между собой. Цифровые регистры сдвига как элементы памяти организованы в схему FIFO (первым зашёл – первым вышел). Однако кроме использования в качестве ячеек памяти и линий задержки, можно рассмотреть другие интересные и полезные свойства этих устройств, если задать определённые обратные связи в их схемах.

Первым можно указать на применение РС в качестве формирователей псевдослучайных последовательностей или сокращённо - генераторов ПСП.

Наиболее простым и распространённым генератором ПСП [4] является регистр сдвига с обратной связью через элемент ИСКЛЮЧАЮЩЕЕ ИЛИ (рис. 1).

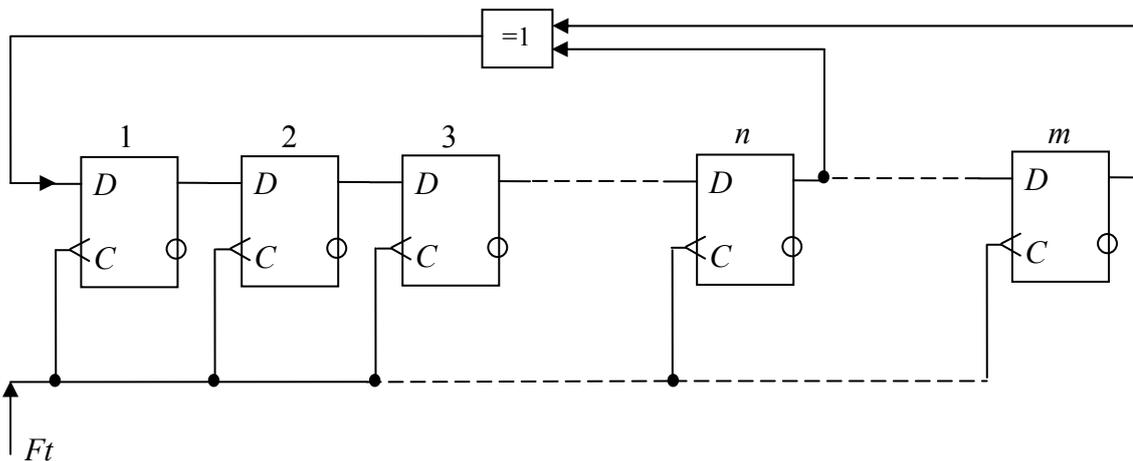


Рисунок 1 – Регистр сдвига с обратной связью

Регистр сдвига, имеющий длину  $m$  триггеров ( $m$ -бит), тактируется с фиксированной частотой  $Ft$ . С помощью вентиля ИСКЛЮЧАЮЩЕЕ ИЛИ на вход регистра подаётся последовательный двоичный сигнал обратной связи (ОС), представляющий собой сумму по модулю два  $n$ -го и последнего ( $m$ -го) разрядов РС. Такая схема при воздействии тактовых импульсов проходит совокупность состояний, которая определяется комбинациями битов в регистре после каждого тактового импульса и повторяется через каждые  $K$  тактовых импульсов.

Наибольшее число возможных состояний  $m$ -разрядного регистра составляет  $K = 2^m$ . Однако состояние, при котором в регистре записаны все нули, является для данной схемы «тупиковым»,

поскольку ИСКЛЮЧАЮЩЕЕ ИЛИ будет формировать на входе РС только нули. Поэтому указанное «тупиковое», как запрещённое состояние, должно аппаратным или программным способом исключаться.

Следовательно, максимальная длина или период ПСП, которую можно сформировать с помощью данной схемы, составляет  $2^m - 1$  тактовых интервалов. Критерием для определения максимальной длины служит неприводимость полинома  $1 + x^n + x^m$  и его первичность на поле Галуа [4]. Другими словами, это означает, что при конкретной длине  $m$  регистра, значение  $n$  произвольно выбираться не может, и место отвода от ячейки регистра с номером  $n$  находится в определённой зависимости от параметра  $m$  (т.е. от длины РС).

Рассмотрим значения точек подключения обратной связи, когда  $m$  и  $n$  составляют пару отводов (т.е. для формирования обратной связи используются только две точки регистра). При этом следует отметить, что регистры сдвига максимальной длины можно строить, используя и более двух точек для подключения обратной связи через вентиль ИСКЛЮЧАЮЩЕЕ ИЛИ. В этих случаях необходимо применять несколько вентилях ИСКЛЮЧАЮЩЕЕ ИЛИ, объединяя их в паритетное дерево, т.е. суммируя по модулю два несколько битов. Ниже приводится табл. 1 всех значений  $n$  и  $m$ , вплоть до 33, при которых для построения регистра максимальной длины достаточно двух точек подключения ОС [4].

Таблица 1 – Точки подключения ОС и максимальная длина (период) ПСП

$m$	$n$	Длина	$m$	$n$	Длина
3	2	7	18	11	262143
4	3	15	20	17	1048575
5	3	31	21	19	2097151
6	5	63	22	21	4194303
7	6	127	23	18	8388607
9	5	511	25	22	33554431
10	7	1023	28	25	268435455
11	9	2047	29	27	536870911
15	14	32767	31	28	2147483647
17	14	131071	33	20	85899334591

Для случаев, когда требуемая величина  $m$  (длина регистра) кратна восьми, приведена табл. 2 [4].

Таблица 2 – Точки подключения ОС и максимальная длина ПСП для РС с количеством ячеек кратных восьми

$M$	Точки подключения ОС	Длина
8	4, 5, 8	255
16	4, 13, 16	65535
24	17, 22, 24	16777215

При использовании 33-разрядного регистра, работающего с тактовой частотой 1 МГц, период повторения ПСП превышает 2 часа, а с помощью 100-разрядного регистра тактируемого с частотой 10 МГц можно было бы получить период повторения длительностью много миллиардов лет.

Свойства ПСП:

1. В одном полном цикле максимальной длины ( $K$  тактовых импульсов) количество «единиц» на одну превышает число «нулей». Дополнительная единица возникает благодаря аппаратному или программному исключению нулевого состояния регистра.

2. В каждом цикле ( $K$  периодов тактовой частоты) половину всех единиц составляют одиночные, четвертую часть – двойные, восьмую часть – тройные и т.д. То же самое относится и к последовательно идущим нулям, за исключением запрещённого. Это говорит о том, что вероятность появления начала и конца единичного состояния не зависит от результата последнего переброса и, следовательно, вероятность завершения цепочки последовательно возникших нулей или единиц для каждого переброса составляет одну вторую.

3. Если последовательность полного цикла ( $K$  периодов тактовой частоты) побитно сравнить с самой собой, но сдвинутой на любое число  $k$  бит ( $k$  не равно нулю и не кратно  $K$ ), то число несовпадений будет превышать число совпадений на единицу. Другими словами,

автокорреляционная функция ПСП при нулевой задержке представляет собой дельта-функцию Кронекера, а во всех остальных точках равна  $-1/K$ .

4. ПСП может сниматься с выхода любого триггера регистра.

Если для формирования сигнала обратной связи рассмотренного генератора ПСП в качестве схемы ИСКЛЮЧАЮЩЕЕ ИЛИ применить ИСКЛЮЧАЮЩЕЕ ИЛИ с инверсией, то упомянутым «тупиковым» состоянием будут не нули во всех ячейках, а – все единицы. В остальном же, все свойства этого генератора ПСП будут такими же, как и у рассмотренного выше. Кстати, указанное обстоятельство упрощает аппаратное исключение «тупикового» состояния регистра применением многовходовой схемы совпадения.

Возможные варианты для применения псевдослучайных двоичных последовательностей:

- 1) использование в кодах с обнаружением и исправлением ошибок;
- 2) защита от несанкционированного доступа к данным и сообщениям;
- 3) применение для скремблирования цифровых потоков;
- 4) использование в качестве генераторов «белого шума» в заданной полосе частот;
- 5) построение устройств измерения достоверности (коэффициента ошибок).

Следующим можно указать на применение регистров сдвига (РС) с обратной связью (ОС) в качестве компактных делителей частоты синхронного управления с дешифраторами-распределителями импульсов. На рис. 2 приведена схема РС с ОС, содержащая  $m$  ячеек цепочки триггеров, соединённых последовательно так, что информационный вход  $D$  последующего триггера подключён к информационному выходу  $Q$  предыдущего, и у которой выход нуля последнего  $m$ -го триггера, соединён с информационным входом первого, а тактовые входы всех триггеров регистра объединены между собой.

Полным математическим аналогом такой схемы является небезызвестный лист или кольцо Мёбиуса, в котором перед склеиванием бумажной полосы в кольцо производится поворот второго конца этой полосы на 180 градусов (в нашей схеме по рис. 2, выход нуля последнего триггера (т.е. инверсия) соединяется с информационным входом первого).

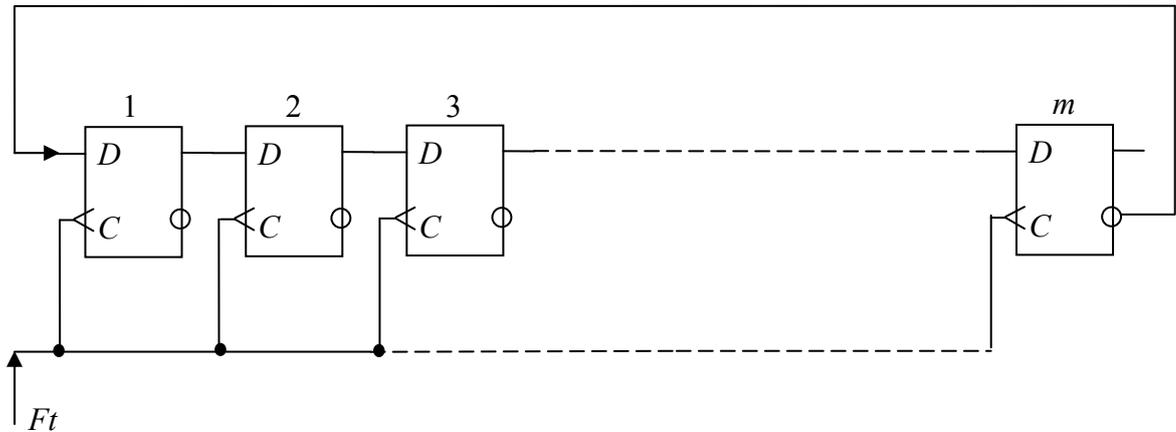


Рисунок 2 – Регистр сдвига с инверсной обратной связью

Если предположить, что начальное состояние регистра все нули, то последний  $m$ -й разряд к очередному управляющему такту разрешит записать единицу в первый триггер, что и произойдёт при поступлении рабочего фронта очередного тактового импульса, т.е. в первый триггер запишется единица. Состояния же триггеров всех остальных ячеек (кроме первой) останутся неизменным. После этого первый триггер разрешает записать единицу во второй, а после записи во второй – в третий и так далее вплоть до записи всех единиц во все ячейки (в том числе и в последнюю  $m$ -ю). После записи всех единиц ситуация меняется. Последний  $m$ -й разряд к очередному управляющему такту разрешает записать нуль в первый триггер, что и произойдёт, т.е. в первый триггер запишется нуль. Состояния же всех остальных ячеек (кроме первой) останутся неизменным. После этого первый триггер разрешает записать нуль во второй, а после записи нуля во второй – в третий и так далее вплоть до записи всех нулей во все ячейки (в том числе и в последнюю  $m$ -ю). Таким образом, состояние регистра приходит к исходному (начальному).

Далее, по мере поступления тактовых импульсов все рассмотренные процедуры будут повторяться. В табл. 3 и на рис. 3 [1] показаны тактовые состояния и временные диаграммы работы на примере регистра сдвига шестиразрядной длины.

Таблица 3 – Работа шестиразрядного РС при нулевом начальном состоянии

Номер такта	Состояние РС
1	000000
2	100000
3	110000
4	111000
5	111100
6	111110
7	111111
8	011111
9	001111
10	000111
11	000011
12	000001
13	000000

Назовём такой регистр – синхронным кольцевым делителем (СКД). Как видно по тактовым состояниям, со всех возможных 64-х кодовых комбинаций рассматриваемый регистр, при нулевом начальном состоянии, использует только 12. Соответственно  $m$ -разрядный регистр с таким режимом действия будет иметь коэффициент деления  $2^*m$ . В тех случаях, когда СКД проходит состояния, рассмотренные выше (из всех нулей через все единицы и снова во все нули), такой режим работы можно назвать установленным.

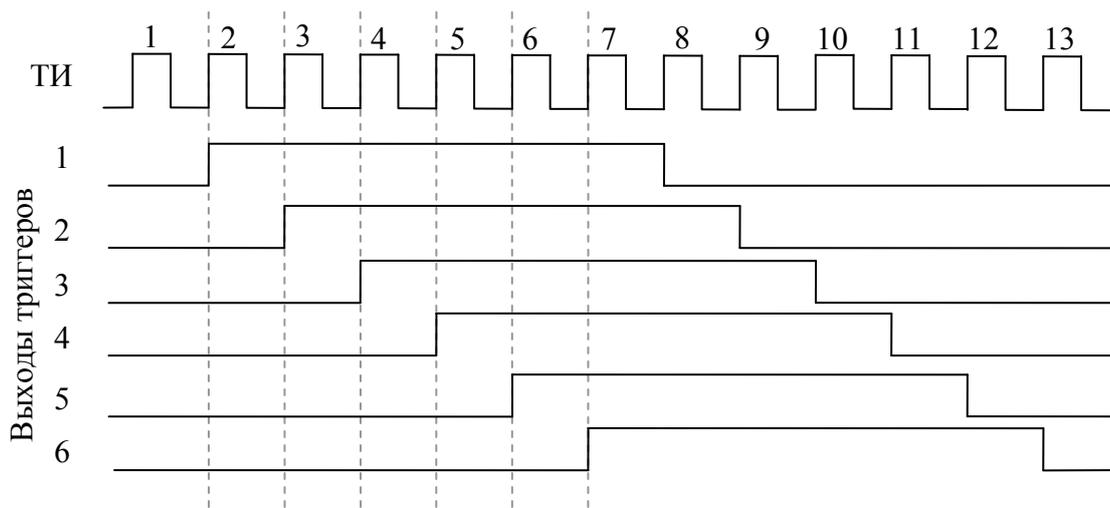
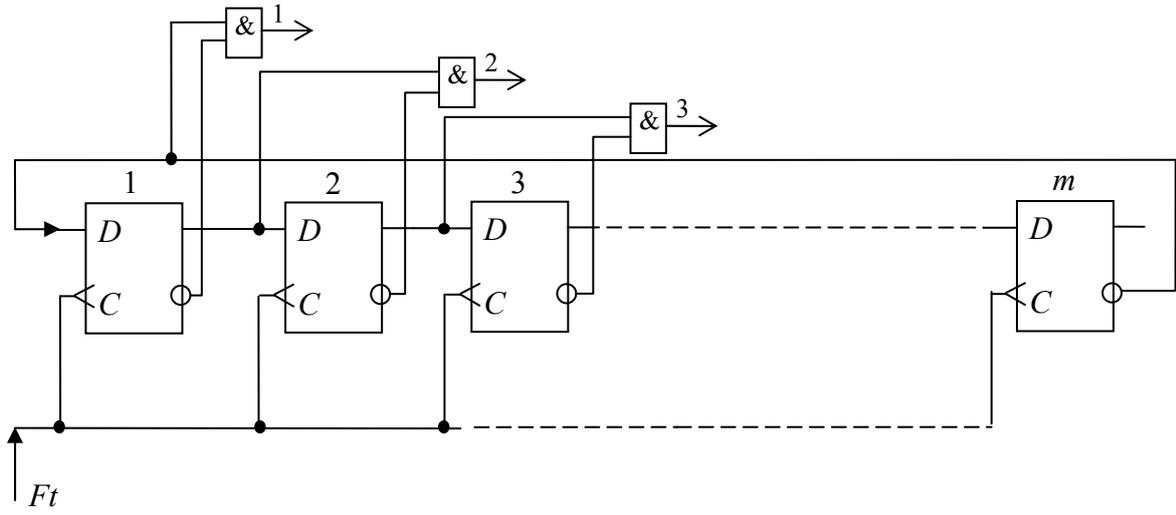


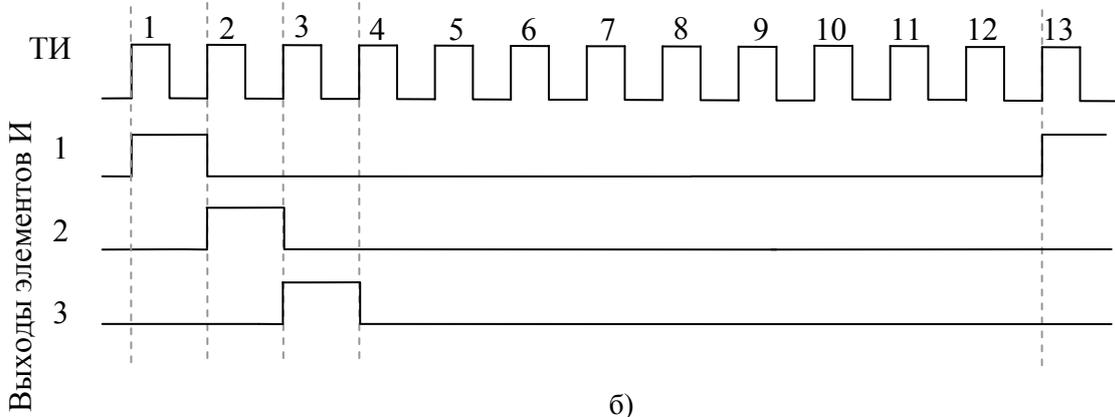
Рисунок 3 – Временные диаграммы выходов триггеров шестиразрядного СКД

В установленном режиме СКД легко получается дешифрация каждого такта с помощью двухвходовой схемы совпадения, а также формируются чёткие фазовые сдвиги выходных импульсных последовательностей (рис. 4).

Вместе с тем, для получения установленного режима СКД требуется аппаратными или программными методами его формировать в начале работы, а затем периодически подтверждать в процессе работы. Один из примеров аппаратной установки предлагается на рис. 5 [1].



а)



б)

Рисунок 4 – а) РС в качестве дешифратора распределителя импульсов и б) временные диаграммы выходов логических элементов И

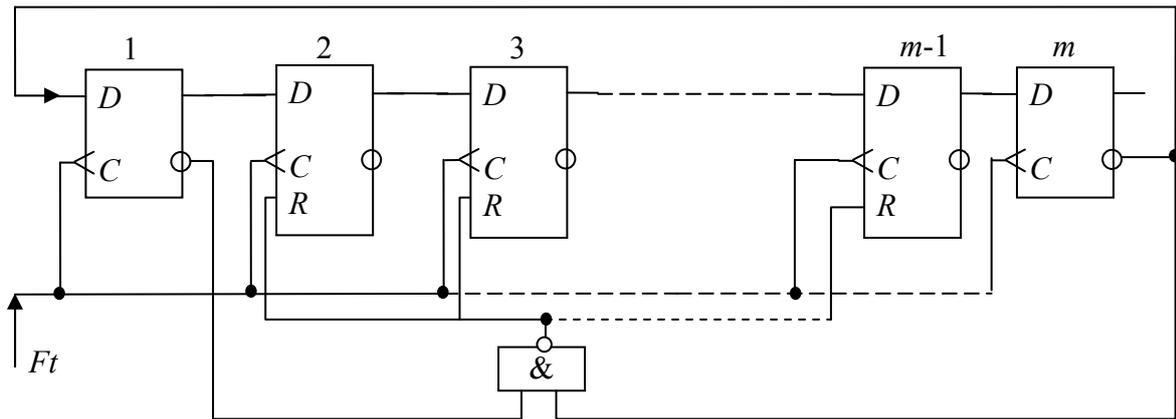


Рисунок 5 – Аппаратная установка РС в нулевое состояние

Для случаев возможного применения установленной и не установленной работы СКД приведена табл. 4.

Таблица 4 – Возможные последовательности для РС с инверсной ОС из 6 ячеек

Такты	Возможные последовательности кодовых комбинаций					
1	000000	010000	011000	011100	010110	011001
2	100000	101000	101100	101110	101011	001100
3	110000	110100	110110	110111	010101	100110
4	111000	111010	111011	011011	001010	110011
5	111100	111101	011101	001101	100101	
6	111110	011110	001110	000110	010010	
7	111111	101111	100111	100011	101001	
8	011111	010111	010011	010001	010100	
9	001111	001011	001001	001000	101010	
10	000111	000101	000100	100100	110101	
11	000011	000010	100010	110010	011010	
12	000001	100001	110001	111001	101101	

Из табл. 4 следует, что в зависимости от начального состояния можно получать последовательности кодовых комбинаций не установленного режима работы. Причем, для определенной длины РС, любая кодовая комбинация одной последовательности будет отсутствовать в других оставшихся последовательностях.

В табл. 5 и 6 приведены возможные периоды повторения для РС разной длины, а также их некоторые начальные состояния.

В заключение рассмотрим устройство – датчик-анализатор ошибок для измерения коэффициента ошибок (вероятности ошибок или достоверности) построенного на двух генераторах ПСП и некоторых дополнительных элементах.

Таблица 5 – Примеры кодовых состояний для СКД различной длины

Количество разрядов $m$	Начальное состояние РС	Период повторения
5	00000	10
	00010	10
	00100	10
	01010	2
6	000000	12
	000010	12
	000100	12
	000110	12
	001010	12
	001100	4
7	0000000	14
	0000010	14
	0000100	14
	0000110	14
	0001000	14
	0001010	14
	0001100	14
	0010010	14
	0010100	14
	0101010	2

Таблица 6 – Возможные периоды повторения для СКД различной длины

Количество разрядов $t$	Возможные периоды повторения
3	6, 2
4	8
5	10, 2
6	12, 4
7	14, 2
8	16
9	18, 6, 2
10	20, 4
11	22, 2
12	24, 8
13	26, 2
14	28, 4
15	30, 10, 6, 2
16	32

Для обнаружения ошибочных символов, полученных в канале связи, передающая и приемная сторона формируют ПСП по одинаковому алгоритму. В результате побитного сравнения приемником собственной ПСП с принятой обнаруживаются ошибочные символы и их количество в единицу времени.

Устройство в передающей части (рис. 6) состоит из генератора ГПСП, опорного генератора тактовых импульсов (ОГТИ), датчика проверочных символов (ДПС) и формирователя линейного сигнала (ФЛС).

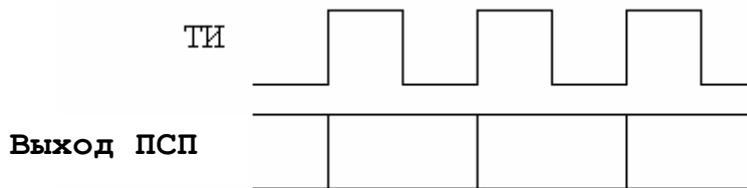
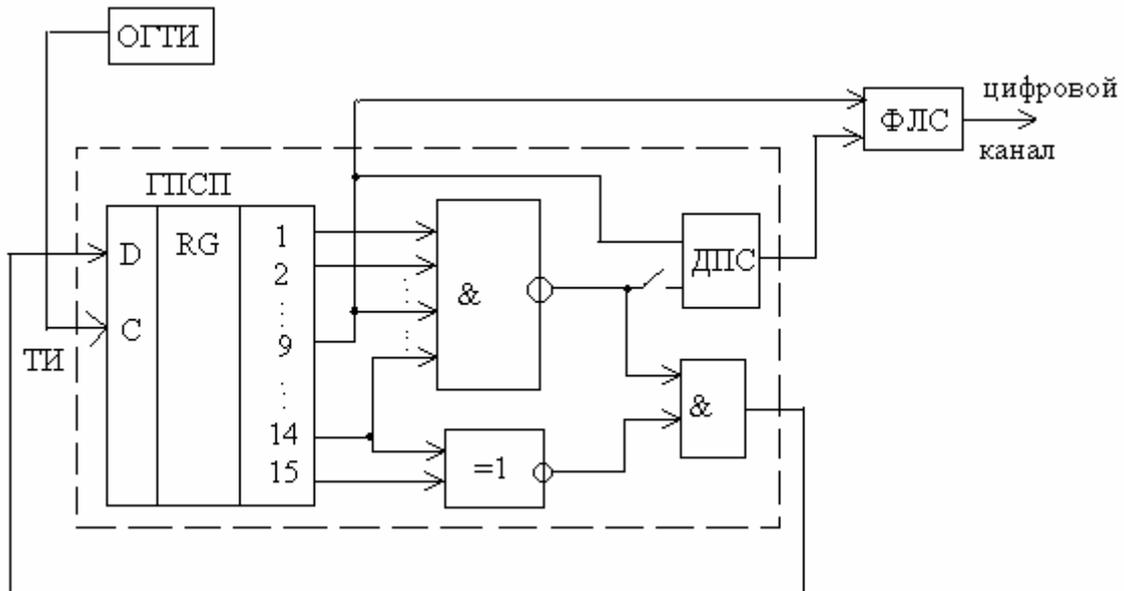


Рисунок 6 – Структурная схема передатчика

Формирование ПСП реализовано с помощью 15-разрядного регистра сдвига (РС) с обратной связью (ОС). Чтобы формируемая последовательность имела псевдослучайный характер необходимо

14 и 15 разряды сложить по модулю два и записать результат в начало регистра, т.е. подать на вход *D* регистра сдвига результат от логической операции ИСКЛЮЧАЮЩЕЕ-ИЛИ-НЕ над 14 и 15 разрядами. Число возможных состояний 15-разрядного регистра составляет  $2^{15} = 32768$ . Однако состояние, когда в регистре содержатся все 1, является для данной схемы "тупиковым", так как ИСКЛЮЧАЮЩЕЕ-ИЛИ-НЕ будет формировать на входе единицы. Следовательно, максимальная длина последовательности, которую можно сформировать с помощью данной схемы, равна  $2^{15} - 1 = 32767$ . Для защиты от закливания (состояние, когда регистр сдвига содержит все единицы) предусмотрено сравнение выходов 1-14 логическим элементом И-НЕ. При нормальной работе на выходе элемента И-НЕ находится единица, а при возникновении запрещенного состояния на выходе И-НЕ формируется нуль, который и записывается на вход *D* регистра сдвига.

В приемной части (рис. 7) содержится корректирующий усилитель (КУ), устройство синхронизации (УС) со схемой фазовой автоподстройки частоты (ФАПЧ), генератор ПСП (ГПСЦ) с переключателем П, элемент сравнения (ИСКЛЮЧАЮЩЕЕ ИЛИ) и решающее устройство (РУ).

Формирование ПСП в схеме приемника производится по тому же алгоритму, что и в схеме передатчика. Приемник сигнала из линии производит предварительно усиление и подстройку фазы устройством тактовой синхронизации (УС) относительно принимаемого сигнала фазовой автоподстройкой частоты (ФАПЧ). В начале работы регистр сдвига заполняется входной ПСП из линии (ключ П в верхнем положении). После заполнения регистра и обнаружения решающим устройством РУ небольшого количества ошибок ключ П по команде из РУ переключается в нижнее положение и регистр сдвига начинает формировать собственную ПСП приемника.

С целью обнаружения ошибок в принимаемом цифровом потоке, в элементе сравнения (ИСКЛЮЧАЮЩЕЕ ИЛИ) производится побитная проверка принимаемой и собственной ПСП. В случае несовпадения формируются ошибки, которые требуется суммировать за контрольный промежуток времени.

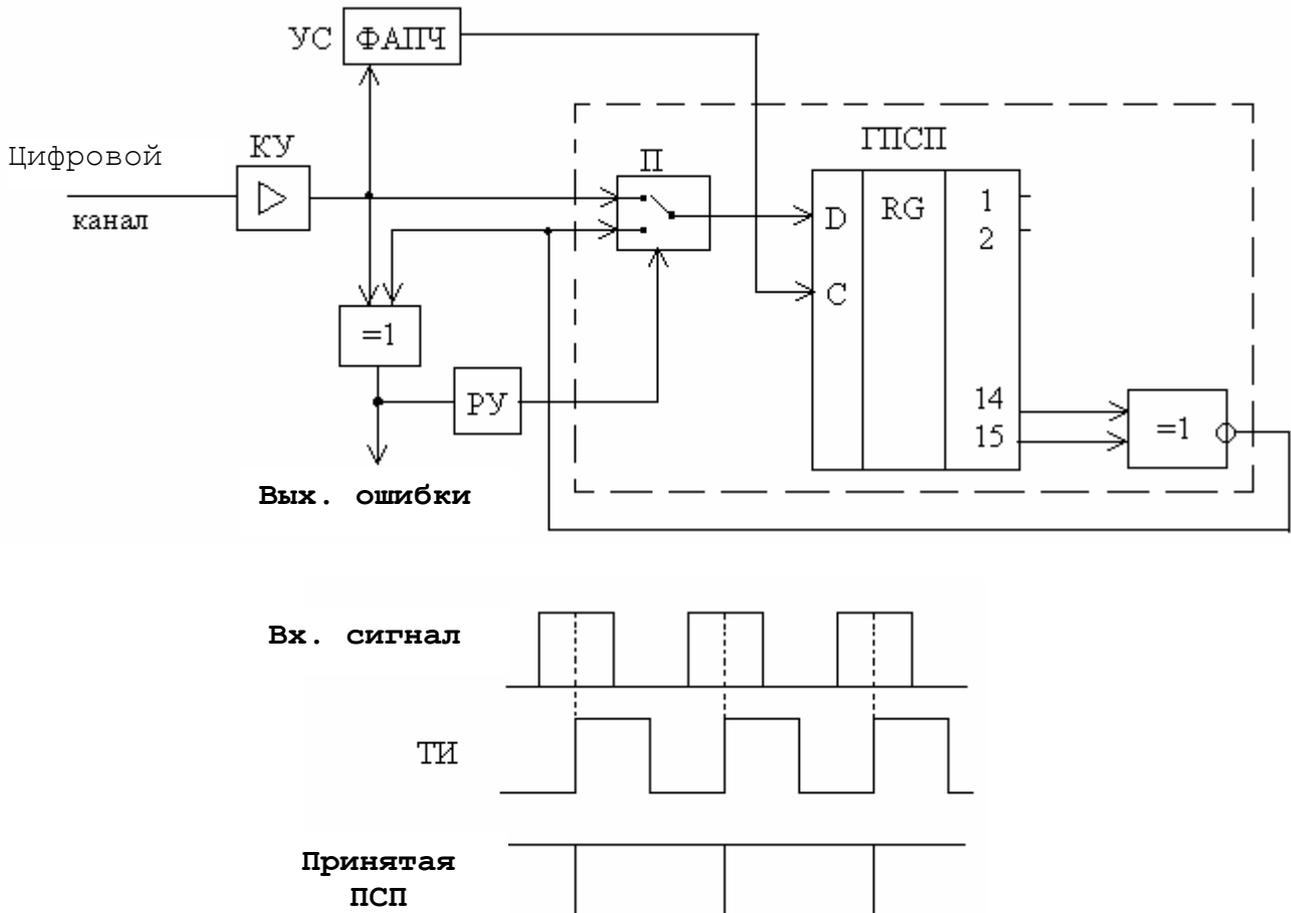


Рисунок 7 – Структурная схема приемника

Перед проведением измерений датчиком-анализатором следует произвести контрольную проверку устройства. Для этого, в передаваемый цифровой поток ПСП на передаче с помощью

датчика ДПС, вводятся контрольные символы (один бит на один период максимальной длины), имеющие регулярную (неслучайную) структуру. Частота этих символов конкретно определена, и после обнаружения их на выходе приёмника (выход ошибки) как периодической последовательности – путём измерения частоты – датчик-анализатор готов к проведению измерений.

Выводы. В статье выявлены и представлены на временных диаграммах новые свойства регистров сдвига с инверсными связями. Проанализированы возможные последовательности кодовых состояний в зависимости от длины регистра и его начального состояния. Установлено, что любая кодовая комбинация одной последовательности будет отсутствовать в других оставшихся последовательностях.

### **Литература**

1. Пат. 6856172В1 США, МКИ Н03К 19/00. Sequential logic circuit for frequency division: Пат. 6856172В1 США, МКИ Н03К 19/00 Mel Bazes, Haifa(IL): Intel Corp. – №10/678898; Заявл. 02.10.03; Опублик. 15.02.05; НКИ 326/93. – 11 с.
2. *Иванов М.А., ЧуGUNков И.В.* Теория, применение и оценка качества генераторов псевдослучайных последовательностей.– М.: КУДИЦ-ОБРАЗ, 2003. – 240 с.
3. *Пухальский Г.И., Новосельцева Т.Я.* Проектирование дискретных устройств на интегральных микросхемах: Справочник.– М.: Радио и связь, 1990. – 304 с.: ил.
4. *Хоровиц П., Хилл У.* Искусство схемотехники. В 2-х т. – Т.2: Пер. с англ. – 2-е изд., стереотип.– М.: Мир, 1984. – 590с., ил.